

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-129875

(43)Date of publication of application : 21.05.1996

(51)Int.Cl.

G11C 11/21

(21)Application number : 06-289259

(71)Applicant : HEWLETT PACKARD CO <HP>

(22)Date of filing : 28.10.1994

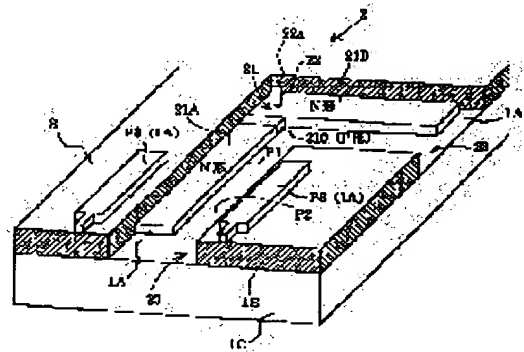
(72)Inventor : SAITO MITSUCHIKA
EKI YOUBUN

(54) PROBE HAVING CONDUCTIVE NEEDLE WITH REDUCED POSITIONAL SHIFT

(57)Abstract:

PURPOSE: To reduce the positional shift of a conductive needle by providing a conductive needle vertically to the surface S of a probe group supporting member at any position of a composite beam combining a plurality of arms extending from a substrate stretching in parallel with the surface S.

CONSTITUTION: The body 21 of a probe 2 stretches over a groove 23 exposing the rear surface layer 1C on the bottom thereof and the arms 21A, 21B of an N type semiconductor are abutting against each other in an L-shape while being insulated through a P type region 210. The rear surface of the arm 21A serves as the drive electrode P1 for the probe 2 and a conductive needle 22 having a columnar forward end 22a of an uniform cross-section at the top end of the arm 21B is provided vertically to the surface S. The forward end 22a comes into contact with a memory medium and a pair of auxiliary electrodes P3, P3 are formed of a layer 1A on the surface S with the part corresponding to the arm 21A at the exposed part of the layer 1C serving as an electrode P2. Predetermined voltages are applied to these electrodes P1-P3 in order to perform a desired control. This arrangement suppresses the positional shift of the needle 22 and enhances the reliability.



LEGAL STATUS

[Date of request for examination] 29.10.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-129875

(43)公開日 平成8年(1996)5月21日

(51) Int.Cl.⁶
G 1 1 C 11/21

識別記号 庁内整理番号

FI

技術表示箇所

審査請求 未請求 請求項の数 2 FD (全 11 頁)

(21)出願番号 特願平6-289259

(22)出願日 平成6年(1994)10月28日

(71)出願人 590000400

ヒューレット・パッカード・カンパニー
アメリカ合衆国カリフォルニア州パロアル
ト ハノーバー・ストリート 3000

(72) 発明者 齊藤 光親

神奈川県川崎市高津区坂戸3丁目2番2号
ヒューレット・パッカードラボラトリー
ズジャパンインク内

(72) 發明者 易 幼文

神奈川県川崎市高津区坂戸3丁目2番2号
ヒューレット・パッカードラボラトリー
ズジャパンインク内

(74)代理人 弁理士 上野 英夫

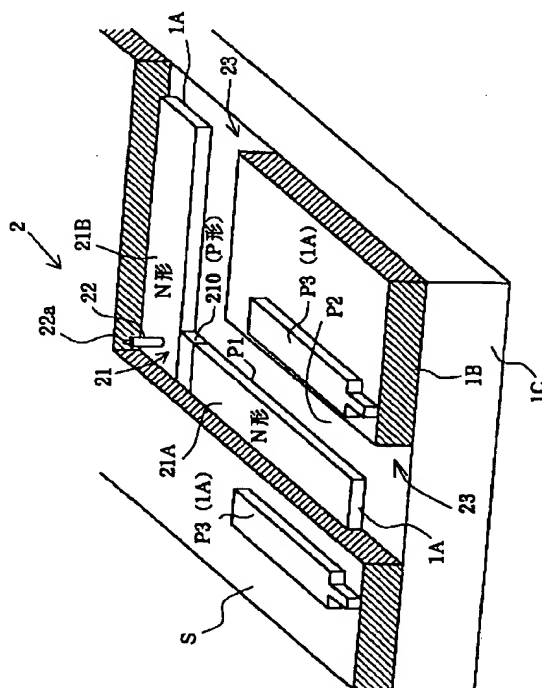
(54)【発明の名称】 導電性針の位置ずれを低減したプローブ装置

(57) 【要約】

導電性針の位置ずれを解消したプローブ装置

【目的】 メディア移動型のメモリ装置等に用いられる、電性針の位置ずれが生じにくいプローブ装置を提供する。

【構成】 導電性針 22 を持つプローブ 2 が基板に形成されたプローブ群支持部材を有するプローブ装置において、前記プローブ 2 の本体 21 が前記プローブ群支持部材の基板面 S に平行に張り出した前記基板から延伸する複数の腕（たとえば、第 1 および第 2 の腕 21A、21B）を結合してなる複合梁（たとえば、L 字形梁）により構成され、導電性針 22 が、前記複合梁の何れかの箇所、前記基板面 S に対して垂直に取り付けられてなる、ことを特徴とする。



【特許請求の範囲】

【請求項 1】 導電性針を持つプローブが基板に形成されたプローブ群支持部材を有するプローブ装置において、

前記プローブの本体が、前記プローブ群支持部材の基板面に平行に張り出した前記基板から延伸する複数の腕を結合してなる複合梁により構成され、

前記導電性針が、前記複合梁の何れかの箇所に前記基板面に対して垂直に取り付けられてなる、ことを特徴とする導電性針の位置ずれを低減したプローブ装置。

【請求項 2】 導電性針を持つプローブが基板に形成されたプローブ群支持部材を有するプローブ装置において、

前記プローブの本体が、前記プローブ群支持部材の基板面に平行に張り出した折り返し梁により構成され、

前記折り返し梁の始端部が、前記プローブ群支持部材の基板面に固定され、

前記導電性針が、前記折り返し梁の終端部に取り付けられてなる、ことを特徴とする導電性針の位置ずれを低減したプローブ装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、微小なプローブが静電気力やバイモルフの発生する力により動作する、メディア移動型のメモリ装置等に用いられるプローブ装置に関し、特に導電性針の位置ずれが生じにくい前記プローブ装置に関する。

【0002】

【技術背景】近年、ハードディスク記憶装置や、CMOS等の半導体記憶装置に代えて、微小なプローブを用いたメディア移動型のメモリ装置が種々提案されている

(特開平 4-98120 号、特開平 289580 号(米国特許 5,216,631 号)、特開平 4-364299 号の各公報等参照)。この種のメモリ装置は、走査型プローブ顕微鏡の技術を応用したものであり、プローブとして、バイモルフ動作型の長手平板状のカンチレバーが用いられている。このカンチレバーにより記録媒体に対して情報の読出し書込みが行われる。

【0003】図 13 は、従来のメディア移動型のメモリ装置の概略を示す図である。図 13 のメモリ装置は、プローブ装置 100、メモリ基板 200、制御回路 300 および読出し書込み回路 400 からなる。プローブ装置 100 の表面には、先端に導電性針 102 が形成された、バイモルフ力により動作するカンチレバー型のプローブ 101 が複数形成されている。また、メモリ基板 200 の表面にはメモリ媒体 201 が形成されており該媒体 201 の下面には読出し書込み用の電極 202 が形成されている。制御回路 300 は、プローブ 101 に信号を送出することによりプローブ 101 を動作させ、読出し書込み回路 400 は、プローブ 101 の先端の導電性

針 102 と電極 202 との間に読出し書込み用電圧を印加して、メモリ媒体 201 に対する情報の読出し書込みを行う。

【0004】ところで、上記プローブ 101 の長さが短すぎると、該プローブ 101 の先端に形成された導電性針 102 のメモリ媒体 201 に対する移動距離を大きくできない。また、逆にプローブ 101 の長さが長すぎると、導電性針 102 が、プローブ 101 の長さ方向に垂直でかつメモリ媒体 201 に平行な方向(横方向)に撓み易くなり、導電性針 102 に位置ずれが生じる。また、プローブ 101 は動作の際に、該動作方向に必ず撓むので、プローブ 101 の長さ方向に導電性針 102 に位置ずれが生じる。1 ビット当たりについての記録領域(面積)を小さくすると、上記位置ずれに起因して読出し書込みエラーが生じ易くなり信頼性が低下する。したがって、該信頼性を低下させないためには、前記記録領域を大きくしなければならない。この結果、データ記録の高密度化が妨げられると言った問題が新たに生じる。

【0005】

【発明の目的】本発明の目的は、たとえばメディア移動型のメモリ装置等、微小なプローブを有する装置において、該プローブを動作させる際に、導電性針の位置ずれが生じにくいプローブ装置を提供することにある。さらに、他の目的は、該プローブの駆動を容易ならしめることにもある。

【0006】

【発明の概要】本発明者等は、メディア移動型のメモリ装置等における微小プローブの動作機構および形状に工夫を施すことにより、上記した従来のプローブの問題点を解決できるとの知見を得て本発明をなすに至った。

【0007】本発明のプローブ装置は、導電性針を持つ微小なプローブが基板に形成されたプローブ群支持部材を有するもので、メディア移動型のメモリ装置、走査型プローブ顕微鏡等の装置に用いられる。たとえば、本発明のプローブ装置をメモリ装置に適用する場合、該メモリ装置は、(i) 表面にメモリ媒体が形成されたメモリ基板、(ii) 該メモリに対して情報の読出しまたは書込みを行うための導電性針を持つプローブが、基板に形成されたプローブ群支持部材、(iii) 前記各導電性針を、前記メモリ媒体表面上のそれぞれの所定位置に一斉に位置決めするための位置決め装置、(iv) 前記各導電性針を介し、前記メモリ媒体に対する情報の読出し書込みを行うための読出し書込み用電気回路、(v) 前記メモリ媒体表面と前記導電性針の先端とを接触状態に置くための、該導電性針ごとに設けられたプローブ駆動装置により構成される。

【0008】本発明では、プローブは一つのプローブ装置につき一つだけ設けることもできるし、複数設けることもできる。本発明のプローブ装置をメモリ装置に適用する場合には、プローブは複数、好ましくは多数(たと

例えば、一つのメモリ装置あたり10万個)設けられる。プローブを多数とすることで、単位時間あたりの情報の読出し書込み量が飛躍的に増大する。プローブの配置は一次元配列であってもよいし、二次元配列であってもよいが、通常、高記録密度化等の観点から二次元配列とされる。

【0009】本発明におけるプローブの本体は、前記プローブ群支持部材の基板面に平行に張り出した前記基板から延伸する複数の腕を結合してなる複合梁により構成することができる。複合梁として、種々の形状のものが採用される。たとえば、複合梁を、基板に固定された2点を支点とする、第1および第2の腕からなる概略L字形とすることができる。また、複合梁を、3点を支点とする概略YあるいはT形状とし、さらに4点を支点とする概略X字形とすることもできる。前記導電性針は、複合梁の適宜箇所(通常は、複数の腕が交叉または当接する点の近傍に前記基板面に対して垂直に取り付けられる。たとえば、複合梁をL字形とする場合には、導電性針はL字形梁の頂部近傍に取り付けられる。また、複合梁をX字形とする場合にはX字形梁の交叉点近傍に、さらに複合梁をYあるいはT字形とする場合にはYあるいはT字形梁の当接点近傍に取り付けられる。

【0010】プローブは、バイモルフの発生する力により動作するようにもできるし、静電気力により動作するようにもできる。静電気力により動作するプローブは、バイモルフにより動作するプローブよりも構造を単純にできる。プローブを静電気力により動作させる場合、メモリ基板、測定対象となる材料等の「基板以外の部材」をプローブ駆動用の電極とし、該電極とプローブとの間に静電気力を発生させることができる。なお、上記のプローブ群支持部材の「基板以外の部材」とは、本発明のプローブ装置がメモリ装置に適用される場合にはメモリ媒体であり、本発明のプローブ装置が走査型プローブ顕微鏡に適用されるときには、測定対象となる材料である。

【0011】本発明のプローブ装置においては、プローブ駆動装置や、導電性針に所定電圧を印加するための電気回路に接続される配線は、適宜、最良の方法で設けることができる。たとえば、複合梁をL字形とする場合には、通常、第1の腕が、前記プローブ駆動装置に接続される第1の配線を有し、前記第2の腕が、前記導電性針に所定電圧を印加するための電気回路に接続される第2の配線を有している。この場合には、前記第1の腕の前記電極および前記第1の配線と、前記第2の腕の前記第2の配線とは適宜の手段により絶縁される。また、複合梁をX字形やYあるいはT字形とする場合には、通常、少なくとも一つの腕が上記第1の配線を有し、また第1の配線を有さない他の腕の少なくとも一つが上記第2の配線を有している。

【0012】更に本発明では、プローブが静電気力によ

り動作する場合には、前記複合梁をシリコンにより構成することができる。たとえば、複合梁をL字形とした場合には、該L字形梁の第1の腕が前記第1の配線として機能すると共に、第2の腕が前記第2の配線として機能し、前記第1の腕と前記第2の腕とが、PNP接合またはNPN接合により絶縁されるように構成することができる。複合梁をX字形やYあるいはT字形とする場合にも、適宜箇所(通常は、X字形の交叉点やYあるいはT字形の当接点の近傍)に、PNP接合またはNPN接合による絶縁部分が形成される。上記した、導電性針に所定電圧を印加するための電気回路は、本発明がメモリ装置に適用されるときには、読出し書込み用電気回路である。

【0013】また、本発明においては、プローブの本体を、前記プローブ群支持部材の基板面に平行に張り出した折り返し梁により構成することもできる。この場合、前記折り返し梁の始端部が前記プローブ群支持部材の基板面に固定され、前記導電性針が、前記折り返し梁の終端部に取り付けられる。

【0014】前記折り返し腕は、前記プローブ駆動装置に接続される第1の配線、および前記導電性針に所定電圧を印加するための電気回路に接続される第2の配線を有し、第1の配線と、第2の配線とは絶縁されるように構成することもできる。この場合、前記折り返し腕の、前記始端を有する側の腕および前記終端部を有する側の腕の双方、または前記終端部を有する側の腕が、前記基板面との間または該基板以外の部材との間に静電気力を発生するための電極となるように構成することができる。

【0015】ところで、同一基板上に、プローブと種々の回路(メモリ装置の場合は、読出し書込み回路(以下、「W/R回路」と言う)、プローブ駆動回路等)を形成する場合、トランジスタ等の回路要素は、プローブ装置の基板面上に厚みを持って形成される。このため、前記シリコンを用いてプローブを形成する場合、プローブ先端の移動距離を大きく取らざるを得ない。この結果、プローブとメモリ基板との間に静電気力を発生させて、該プローブを引力制御する場合には、駆動力が小さくなり、良好な制御を行うことができないと言った不都合も生じ得る。

【0016】そこで、本発明では、プローブを静電気力により動作させる場合には、プローブ本体に前記電極が前記基板に平行な羽根を持つ電極板を設け、メモリ基板、測定対象となる材料等の前記「基板以外の部材」と静電気力相互作用をするようにプローブ装置を構成することもできる。この羽根の配置、形状、数として、種々の形態を採用できる。たとえば、上記羽根を、プローブ本体と同一の高さに形成することもできるし、プローブ本体よりも上方に迫り出して形成することもできる。また、上記羽根をプローブ本体の幅と同一の幅に形成する

こともできるし、プローブ本体の幅よりも広く、あるいは狭く形成することもできる。さらに、上記羽根をプローブ本体に1枚だけ設けることもできるし、複数設けることもできる。

【0017】上記羽根は、本発明のプローブ装置に好適であるが、本発明には含まれない長手平板状の一点支持によるカンチレバーを持つプローブ装置にも適用することができる。すなわち、プローブ装置が、プローブが静電気力で動作するものである場合に、プローブ本体を基板に支点を持つ基板に平行に張り出して形成し、該プローブ本体には、基板面に平行に張り出した電極板を取り付けることができる。従来のカンチレバーでは静電気力相互作用を大きくしようとする場合にはプローブ本体の幅を大きくする必要がある。一方、プローブ本体の幅を大きくすると、プローブ本体のバネ定数も大きくなり、結果として、十分な曲げ量を得ることができなくなる。しかも、バネ定数が大きいために、曲げ量が変化すると、これに伴い接触力が大きく変化するという問題が生じる。しかし、プローブ本体を静電気力相互作用をなす電極（あるいは、静電気相互作用をなす主要な電極）として使用せず、静電気力相互作用をなす電極としてプローブ本体に取り付けた別の電極を使用する。この構造により、プローブ本体のバネ定数と羽根の面積とは独立に設計することができる。この羽根を、本発明における複合梁に用いることができることは当然であり、その取り付け位置はできれば導電性針の近傍が有効である。羽根を用いずに、たとえば、プローブ本体の、導電性針の取り付け位置近傍を幅広にしたり、基板への付け根部分を幅狭にしも、上記羽根と同様の作用および効果を得ることができる。以上のようにして、小さいバネ定数のままで、静電気力を大きくとることができることが可能となる。

【0018】本発明におけるプローブは、プローブ駆動回路等とは別個のプロセスにより製造することもできるし、モノリシック半導体プロセスおよびマイクロマシーニングによる一連の工程によりプローブ駆動回路等と共に製造することもできる。本発明をメモリ装置に適用する場合には、モノリシック半導体プロセスによりプローブを製造することが好ましい。これにより、多数のプローブおよびこれに付随する回路の製造工程が、従来のものと比較して飛躍的に簡素化され、メモリ装置全体としての低コスト化を図ることができる。

【0019】本発明におけるプローブ装置をウェーハを用いて製造する場合、種々の層構造のウェーハを基材として使用することができる。通常は、この種のウェーハとして、ウェーハ製造メーカから容易に入手できる、シリコン表面層、酸化シリコン中間層、シリコン裏面層からなるウェーハが用いられる。このウェーハを用いることにより、シリコン表面層を用いてプローブの本体部分（梁部分）を形成することができる。また、本発明にお

けるプローブ装置を、バルクシリコンウェーハを用いて製造することもできる。この場合、プローブ本体部分は、通常、シリコン層上に形成した酸化シリコン層上に積層したポリシリコンを用いて形成される。

【0020】

【実施例】図1は、本発明のプローブ装置をメモリ装置に適用した場合の一実施例を示す図である。同図において、プローブ装置1には、プローブ2がアレイ状に形成され、該プローブ2に対応する、W/R回路31とプローブ駆動回路32とが、それぞれプローブ2に近接して設けられている。ここで、プローブ2、W/R回路31およびプローブ駆動回路32とがプローブセル4を構成している。また、プローブ装置1の表面には、バスライン5が形成されている。W/R回路31およびプローブ駆動回路32は、このバスライン5とプローブ装置1に形成された図示しない端子とを介して、プローブ装置1の周辺に設けられた回路と信号のやり取りを行う。本実施例のプローブ装置では、プローブ2、W/R回路31、プローブ駆動回路32、バスライン5等は、後述するように、モノリシック半導体プロセスにより形成される。

【0021】図2には、図1に示したプローブ2の一例が詳細に示されている。このプローブ2は、後述するように1A、1B、1Cからなるウェーハから製造される。プローブ2の本体21はプローブ装置1から張り出した第1、第2の腕21A、21BからなるL字形梁により構成されている。なお、図2では、プローブ本体21の支点部分の図示は省略してある。

【0022】プローブ本体21は、溝23上に張り出して形成されており、溝23の底部には、半導体裏面層1Cが露出している。上記二つの腕21A、21Bは半導体表面層1Aにより形成されている。ここでは、第1、第2の腕21A、21Bは共にN形半導体である。第1、第2の腕21A、21Bの境界部にはP形領域210が形成され、第1、第2の腕21A、21Bは、P形領域210を介して絶縁状態で当接している。

【0023】第1の腕21Aの裏面が、プローブ2の駆動用電極P1となる。第2の腕21Bの頂部側端には、導電性針22が形成されている。該導電性針22の先端22aは均一な横断面を持つ柱状体形成され、この先端22aがメモリ媒体71（後述する図4参照）との接触を行う。

【0024】図2では、半導体裏面層1Cが露出した面のうち、第1の腕21Aに対応する部分が、第2の電極P2を形成している。また、第1の腕21Aがある側の溝23に沿った基板面S上には、一対の補助電極P3、P3（前記半導体表面層1Aにより形成される）が形成されている。図3（A）に示すように、電極P1、P2、P3は、プローブ駆動回路32に電気接続される。同図（A）では、プローブ駆動回路32は、電極P1、

P2が「-」極に、補助電極P3が「+」極となるように結線され、P1、P2と、P3との間に適宜の電圧Vを与えて、所望の制御を行うことができる。

【0025】図4は、本発明のメモリ装置の説明図である。図4には、前述のあるいは後述するプローブ装置1（および該基板1に形成されたプローブセル4）、ならびにメモリ基板7が示されている（メモリ基板7については一部切り欠いて示す）。図4において、プローブ（たとえば、図1、図2等の符号2参照）の各導電性針（図2の符号22参照）は、位置決め装置91を用いてメモリ基板7の表面層をなすメモリ媒体71の所望位置に一斉に位置決めされる。プローブ装置1とメモリ基板7の相対移動距離は、最大で導電性針22の間隔分あれば足りる。

【0026】図1および図2に示したプローブ2は、図4に示したような位置決め装置91により所定位置に位置決めされ、プローブ駆動回路32により斥力制御される。また、図1および図2に示したプローブ2は、L字形梁の頂部が、二つの腕31A、31Bの支持部を支点として動作する。すなわち、導電性針22がメモリ媒体61の表面に対して垂直に動作はするが、該表面に対して水平に動作することはない。したがって、プローブ本体21が基板面Sに平行な方向に撓み導電性針22の位置がずれると言った問題は生じないので、導電性針22の位置決めが正確に行われる。

【0027】図4では位置決め装置91を用いてメモリ基板7をX-Y制御する場合を示しているが、プローブ装置1をX-Y制御するようにしてもよい。また、たとえば、メモリ基板7をX制御し、プローブ装置1をY制御するようにしてもよい。なお、図4では位置決め装置91は概念的に示されており、現実のものとは異なる。

【0028】図1に示したように、本発明のメモリ装置では、W/R回路31およびプローブ駆動回路32がプローブ2に近接して設けられている。したがって、これら回路（特に、W/R回路9）とプローブとの間の配線長さは極めて短いので、ストレー容量やノイズの影響は殆ど無視できる。

【0029】また、図2に示したように、導電性針22は、第2の腕21B（これ自体が配線の役割をなす）および図示しない配線を介してW/R回路31（図1参照）に接続されている。プローブ本体を、積層構造とすると、製造時に該プローブ本体に反りが生じ実用的な使用ができない場合があるが、図2に示した構造のプローブ本体21は、単層構造をなすので実用上問題となる反りが生じることはない。

【0030】上記メモリ装置においては、上記メモリ基板7を、静電気力によりプローブと相互作用する電極とすることができる。この場合には、プローブは、メモリ基板7との間の静電気力により引力制御される。通常は、プローブを制御する場合には、斥力制御するより、

引力制御した方がプローブを小さな電圧で制御することができる。

【0031】ところで、図1および図2に示したプローブ本体21の場合には、通常、W/R回路31およびプローブ駆動回路32が、プローブ装置1の基板面S（図2参照）よりも上方に突出して形成される。このため、プローブ本体21とメモリ基板7との距離が大きくなり、上記引力制御によりプローブ21を駆動しようとしても、プローブ2を良好に制御できない場合がある。

【0032】このような場合には、図5に示すように、プローブ本体21先端のメモリ基板7側に、該メモリ基板7に対して平行な羽根を持つ電極PWを、所定高さで形成することができる。この場合には、図5に示すように、電極PWは第1の腕21Aに設けられる。なお、この場合には、図2に示した補助電極P3は設けられず、図3（B）に示す結線により、電極PWと上記メモリ基板7に形成された電極PMとの間で引力制御が行われる。

【0033】プローブ2を引力制御する場合の電極PW、電極PMの極性を図3（B）に示す。PW、PMは、プローブ駆動回路32に電気接続される。同図（B）では、プローブ駆動回路32は、PMが「-」極に、PWが「+」極となるように結線され、PMとPWとの間に適宜の電圧Vを与えて、所望の制御を行うことができる。

【0034】上記のような電極PWを設けることにより、プローブ2を小さな電圧で制御することが可能となる。

【0035】図2および図5に示すプローブ2を用いたメモリ装置は、W/R回路31およびプローブ駆動回路32がプローブ2に近接して設けられている。したがって、ストレー容量やノイズの影響は殆ど無視できる。

【0036】しかも、図2および図5に示したプローブ2を用いたメモリ装置では、第2の腕21Bは、第1の腕21Aから空間的に離れている。したがって、配線として機能する第2の腕21Bに生ずるストレー容量は殆ど無視できる。

【0037】図5に示すプローブ2は、本願出願人により平成6年10月7日付け提出の特許願（発明の名称：「メモリ装置」、整理番号：1094596）に一例が記載されているように、マイクロマシーニング技術および半導体デバイス製造技術に係る当業者であれば、本願明細書の記載から容易に製造することができることは自明である。

【0038】ところで、図2、図5に示したプローブ2では、該プローブ2が動作したときに、図6（i）および（ii）に示すように、プローブ装置1の基板面Sに対して平行な方向に、導電性針先端21aの位置がずれる場合がある。なお、図6（i）は図2に示すプローブ2が駆動される前の状態を、（ii）は該プローブ2が

駆動された後の状態を表している。この位置ずれは、ある程度予測が可能であり補償もできるが、該位置ずれが問題となる場合には、図 7 に示すように、プローブ本体 21 を、腕 211, 212 からなる折り返し梁により構成することができる。

【0039】図 7 では、腕 211 の終端部は、プローブ装置 1 の基板に固定され、プローブ本体 21 は基板面 S (本実施例では、絶縁体中間層 1B 表面) から張り出して形成されている。また、導電性針 22 が、折り返し梁の他方の終端部の頂部に、メモリ基板 7 (図 4 参照) に向けて取り付けられている。本実施例においても、導電性針 22 の先端 22a は均一な横断面を持つ柱状体となっている。また、プローブ本体 21 は、プローブ駆動仮尾 32 (図 1, 図 4 参照) に接続されている半導体層 a (前記半導体表面層 1A により形成される) と、この半導体層 a の上面に形成された絶縁体等 b とを有し、この絶縁体層 b の上面には、メタル配線層 c が形成されている。このメタル配線層 c により、導電性針 22 と W/R 回路 31 (図 1 参照) とが電気接続される。

【0040】プローブ本体 21 は、溝 23 上に張り出して形成されており、溝 23 の底部には、半導体裏面層 1C が露出している。この半導体裏面層 1C と半導体電極層 a とは絶縁体中間層 1B により絶縁されている。半導体層 a は駆動用電極 P1 を形成し、溝 23 の底面 (半導体裏面層 1C の露出面) は駆動用電極 P2 を形成している。

【0041】また、溝 23 の長手部分に沿った基板面には、補助電極 P3 (前記半導体裏面層 1A により作られる) が形成されている。

【0042】図 8 は、図 7 に示すプローブ本体 21 の腕 212 に電極 PW を設けた場合を示している。プローブ 2 の終端には半導体 a が露出しており、該露出した部分に導電性針 22 が形成されている。この場合には、補助電極 P3 (図 7 参照) は設けられない。

【0043】図 9 は、図 8 に示した折り返し梁を 1 対 (左右対称のもの) 使用して、それぞれの腕の先端を結合した形状をなすプローブ 2 を示している。プローブ本体 21 は、プローブ装置 1 の基板面 S に平行に張り出した、腕 211, 212, 213, 214 とからなる。腕 211 と腕 212 とは平行であり、腕 213 と腕 214 とは平行であり、これら各腕 211~214 によりプローブ本体 21 が構成される。そして、腕 211, 213 の L 字形梁の頂部側がプローブ装置 1 の基板に固定されている。

【0044】また、導電性針 22 が、腕 212, 214 の L 字形梁の頂部に、取り付けられている。電極 P1 は各腕 211~214 の下面に形成されている。また、各腕 211~214 には、導電性針 22 と W/R 回路とを接続するためのメタル配線層 c が設けられている。

【0045】図 10 は、図 9 に示した折り返し構造のプ

ローブに、図 5 のプローブの NPN 絶縁構造を応用した電極付のプローブ 2 を示している。この電極 PW は、メモリ基板 7 (図 4 参照) との間で静電気力による引力制御を行う。図 8 や図 9 に示したような積層構造のプローブ本体を用いるた場合には、製造時に反りが生じ実用的な使用ができない場合がある。しかし、図 10 に示した構造のプローブ本体 21 は単層構造をなすので、図 5 のプローブと同様、実用上問題となる反りが生じることはない。

【0046】図 7~図 10 のようにプローブを折り返し梁形状とすることで、図 11 (i) および (ii) に示すように、プローブ本体 21 の動作の大小によらず、導電性針 22a の前記した位置ずれが生じないようにできる。なお、図 11 (i) は図 7 に示すプローブ 2 が駆動される前の状態を、(ii) は該プローブ 2 が駆動された後の状態を表している。

【0047】本実施例のメモリ装置に適用されるメモリ基板 2 としては、メモリ媒体 21 が表面に形成された平板状のもの、該平板状のメモリ媒体に格子溝が形成されたもの等、種々の構成のものが用いられる。

【0048】図 12 (A) および (B) は、本発明のメモリ装置に適用される表面に格子溝が形成されたメモリ基板 7 の一例を示す断面模式図および平面模式図である。メモリ基板 7 (Si 基板) は厚さ 10~100 μm 程度、1 辺 1 cm 程度の方形タイル状をなしている。メモリ基板 7 は、基材 72 とメモリ媒体 71 が積層して形成されている。メモリ基板 7 には全面にわたり分離溝 73 が形成されている。

【0049】一般に、メモリ基板は、薄すぎると、その製造の際の熱膨張や熱収縮による歪が生じ易いが、図 12 (A), (B) に示したメモリ基板 7 は、その表面に分離溝 73 が形成されているので、該メモリ基板 7 が薄くても実際上問題となる程の反りが生じることはない。これにより、位置決め装置 91 (図 4 参照) がメモリ基板 7 を移動させる構成をとる場合には、軽量化によるメモリ基板 7 の高速な移動が可能となる。なお、分離溝 73 はフォトリソグラフィ、エッチング等により形成できる。

【0050】上記分離溝 73 は、通常はメモリ媒体 71 の記録領域 (一つのプローブがアクセスする範囲) とこれに隣接する記録領域との境界に位置するように形成することが好ましい。分離溝 73 の間隔は、大きすぎると反りを所望程度にまで低減できない。また、分離溝 73 は、通常すべての記録領域の上記境界に形成される。分離溝 73 の間隔が小さすぎると、該分離溝 73 が隣接する記録領域の境界に位置することが不可能となる等の不都合が生じる。製造の際の熱膨張や熱収縮による反りが問題となる場合、上記分離溝 73 の深さは、メモリ基板 7 の厚さの半分程度あるいはそれ以上の深さに形成することもできる。

【0051】以上述べたように、本発明のプロープ装置は、〔1〕導電性針を持つプロープが基板に形成されたプロープ群支持部材を有するものであり、前記プロープの本体が前記プロープ群支持部材の基板面に平行に張り出した前記基板から延伸する複数の腕を結合してなる複合梁により構成され、前記導電性針が、前記複合梁の何れかの箇所前記基板面に対して垂直に取り付けられてなる、ことを特徴とし、〔1〕～〔5〕のような好適な実施態様を有している。

【0052】〔2〕前記複合梁を構成する少なくとも一つの腕が、プロープ駆動装置に接続される第1の配線を有し、少なくとも一つの他の腕が、前記導電性針に所定電圧を印加するための電気回路に接続される第2の配線を有し、前記第1の配線と、前記第2の配線とは絶縁されてなる、ことを特徴とする〔1〕に記載のプロープ装置。

【0053】〔3〕前記少なくとも一つの腕が、前記第1の配線に接続された前記基板との間または該基板以外の部材との間に静電気力を発生するための電極を有することを特徴とする〔1〕または〔2〕に記載のプロープ装置。

【0054】〔4〕前記複合梁がシリコンからなり、前記少なくとも一つの腕が前記第1の配線として機能すると共に、前記少なくとも一つの他の腕が前記第2の配線として機能し、前記少なくとも一つの腕と前記少なくとも一つの他の腕とが、PNP接合またはNPN接合により絶縁されてなることを特徴とする〔3〕に記載のプロープ装置。

【0055】〔5〕前記複合梁が前記プロープ群支持部材の基板面に平行に張り出した第1および第2の腕からなる概略L字形梁により構成され、前記第1および第2の腕の、L字形梁の頂部側とは反対側のそれぞれの端部が前記プロープ群支持部材の基板に固定され、前記導電性針が前記L字形梁の頂部に、前記基板面に対して垂直に取り付けられてなる、ことを特徴とする〔1〕～〔4〕に記載のプロープ装置。

【0056】また、本発明のプロープ装置は、〔6〕導電性針を持つプロープが基板に形成されたプロープ群支持部材を有するものであり、前記プロープの本体が前記プロープ群支持部材の基板面に平行に張り出した折り返し梁により構成され、前記折り返し梁の始端部が前記プロープ群支持部材の基板面に固定され、前記導電性針が、前記折り返し梁の終端部に取り付けられてなる、ことを特徴とするものであり、〔7〕および〔8〕のような好適実施態様を有する。

【0057】〔7〕前記折り返し腕は、前記プロープを駆動装置に接続する第1の配線、および前記導電性針に所定電圧を印加するための電気回路に接続される第2の配線を有し、前記電極および前記第1の配線と、前記第2の腕の前記第2の配線とは絶縁されてなる、ことを特

徴とする〔6〕記載のプロープ装置。

【0058】〔8〕前記折り返し腕の、前記始端を有する側の腕および前記終端部を有する側の腕の双方、または前記終端部を有する側の腕が、前記基板面との間または該基板以外の部材との間に静電気力を発生するための電極を有することを特徴とする〔7〕に記載のプロープ装置。

【0059】さらに、本発明では、〔10〕～〔11〕に示すような好適実施態様も含んでいる。

【0060】〔9〕前記基板以外の前記部材と、前記プロープとが、静電気力により相互作用することを特徴とする〔1〕～〔8〕の何れかに記載のプロープ装置。

【0061】〔10〕前記電極が前記基板に平行な羽根を持つ電極板を有し、該電極板は前記基板以外の部材と静電気力相互作用をすることを特徴とする〔9〕に記載のプロープ装置。

【0062】〔11〕前記プロープの、前記基板に固定された部分が幅狭に形成され、または、導電性針が形成された部分が幅広に形成されてなることを特徴とする〔9〕に記載のプロープ装置。

【0063】〔12〕前記基板が半導体表面層と、絶縁体中間層と、半導体裏面層とからなるウェーハにより製造されるものであり、前記プロープの本体が該ウェーハの半導体表面層により形成されてなることを特徴とする〔1〕～〔11〕の何れかに記載のプロープ装置。

【0064】

【発明の効果】本発明は、上記のように構成したので、以下の効果を奏することができる。

〔1〕プロープを動作させる際に、導電性針の位置ずれが生じにくいので、プロープ装置の信頼性が高い。特に、本発明をメモリ装置に適用した場合、1ビット当たりの記録領域（面積）を小さくできるので、記録密度を、長手平板状のカンチレバーを用いた従来のメモリ装置より高くすることができる。

【0065】〔2〕プロープとして、静電気力により動作するもの、または圧電力により動作するものの何れを使用することができるので、プロープ装置の設計の自由度が広がる。

【0066】〔3〕プロープが静電気により動作するものである場合において、プロープの基板以外の部材（メモリ基板等）との間の静電気力により、該プロープを動作させることができるので、プロープ駆動力を大きくすることができる。特に、電極をプロープに設けることで、種々の電気回路がプロープ装置の基板面よりも突出している場合であっても、十分な駆動力を確保することができる。

【0067】〔4〕本発明をメモリ装置に適用した場合において、複合梁（たとえば、第1、第2の腕からなるL字形梁）をプロープとするときは、情報の伝送を行う配線（L字形梁の場合には第2の腕）と、駆動用の電極

を有する腕（L字形梁の場合には第1の腕）とは空間的に離れるように構成できる。この場合には、情報の書込み読み出し用の配線に生ずる前記電極との間のストレー容量を極小にできる。

【図面の簡単な説明】

【図1】 L字形梁をプローブとする本発明におけるプローブ装置を示す図である。

【図2】 図1のプローブの一つを拡大して示す図である。

【図3】 (A) はプローブを斥力制御する場合の電極とプローブ駆動回路との結線図、(B) はプローブを引力制御する場合の電極PWと電極PMとの結線図である。

【図4】 本発明のメモリ装置の概略を示す図である。

【図5】 図2に示すプローブに電極PWを設けた実施例を示す図である。

【図6】 従来のプローブの不都合を説明するための図である。

【図7】 折り返し梁の形状を持つ本発明におけるプローブPWを示す図である。

【図8】 図7に示すプローブの腕に電極PWを設けた場合を示す図である。

【図9】 図6のプローブの折り返し梁を1対使用して、それぞれの腕の先端を結合した形状をなすプローブを示す図である。

【図10】 図9に示した折り返し構造のプローブに、図5のプローブのNPN絶縁構造を応用した電極PW付のプローブを示す図である。

【図11】 折り返し梁の形状を持つプローブを用いた場合の、該プローブの動作を説明するための図である。

【図12】 本発明のメモリ装置に適用される表面に格子溝が形成されたメモリ基板の一例を示す図であり、

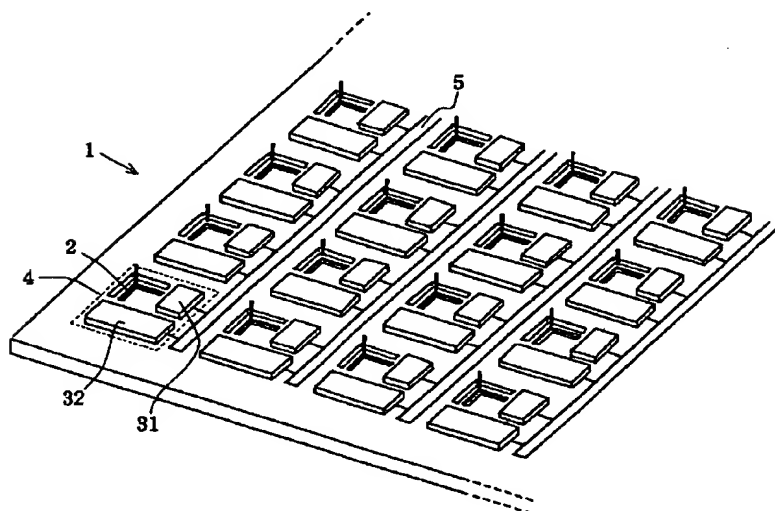
(A) は断面模式図および(B) は平面模式図である。

【図13】 従来のプローブ装置の説明図である。

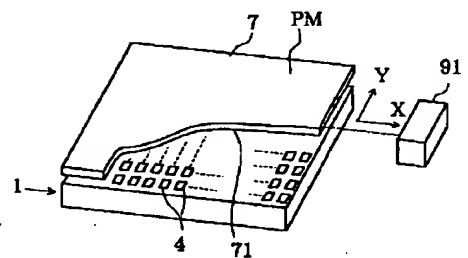
【符号の説明】

1 A	半導体表面層
1 B	絶縁体中間層
1 C	半導体裏面層
2	プローブ
2 1	プローブ本体
2 1 A	L字形梁の第1の腕
2 1 B	L字形梁の第2の腕
2 1 O	P形領域
2 2	導電性針
2 2 a	導電性針の先端
2 3	溝
P 1	プローブ駆動用電極
P 3	プローブ駆動用補助電極
S	プローブ装置の基板面

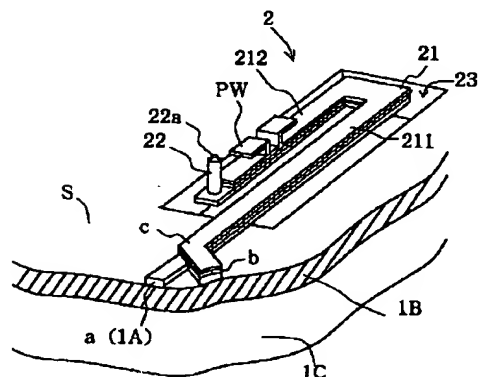
【図1】



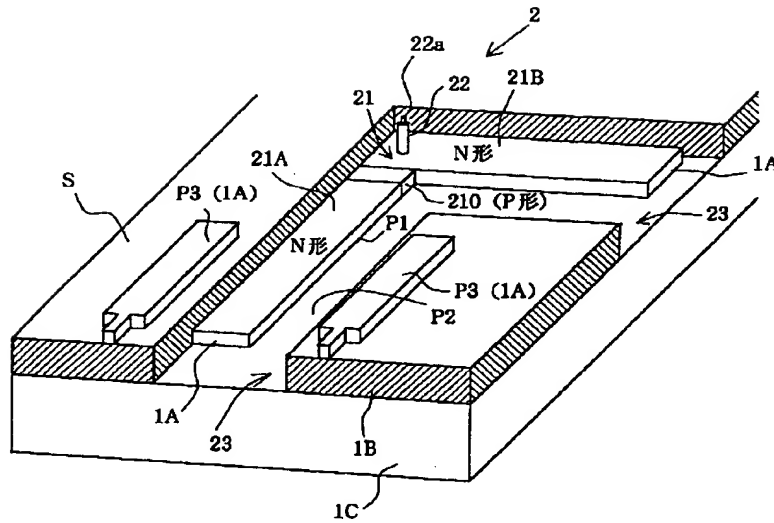
【図4】



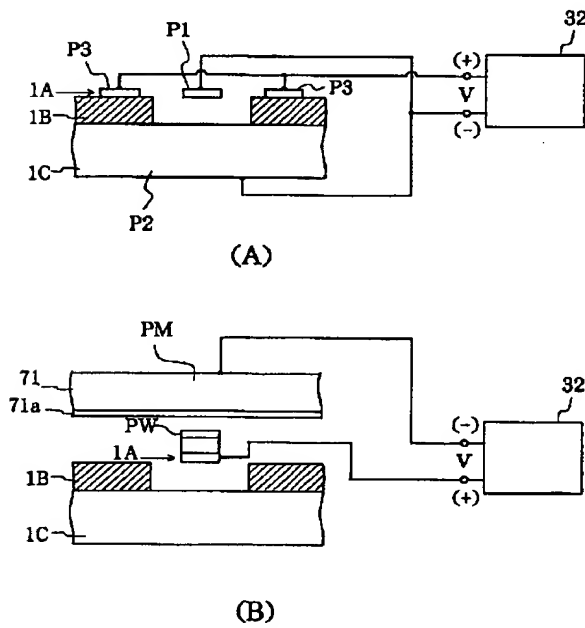
【図8】



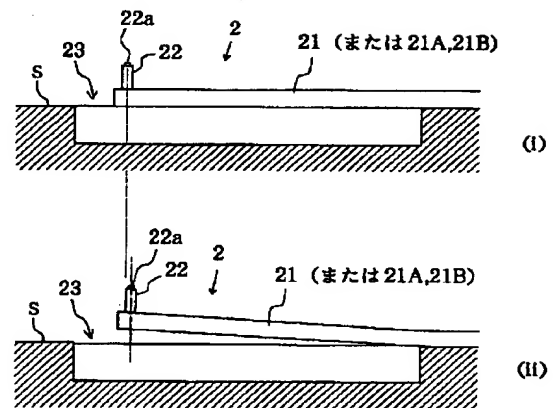
【図 2】



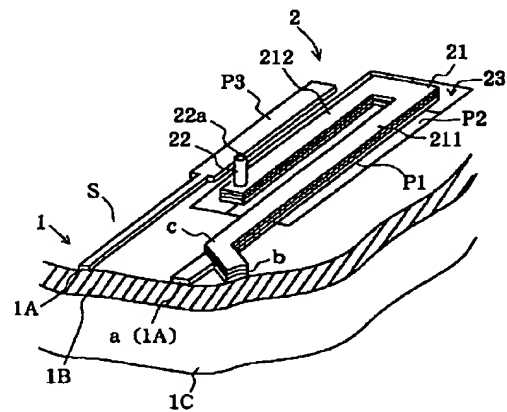
【図 3】



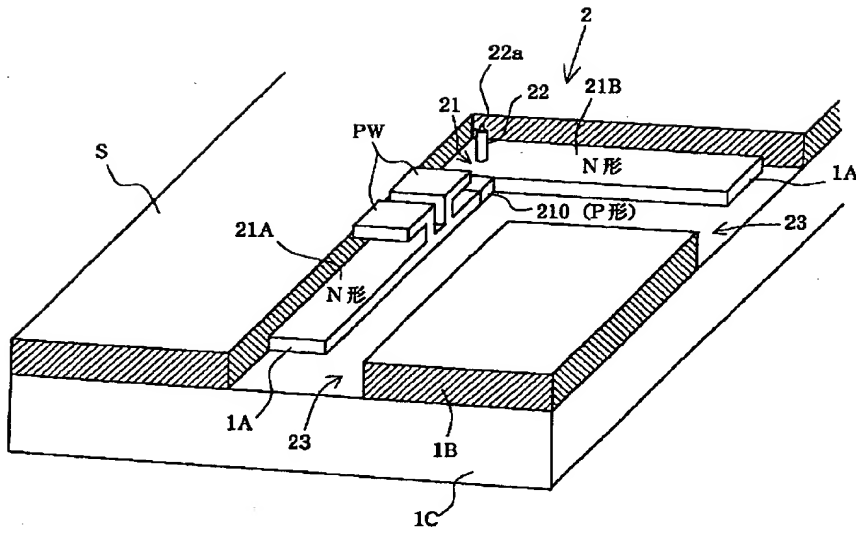
【図 6】



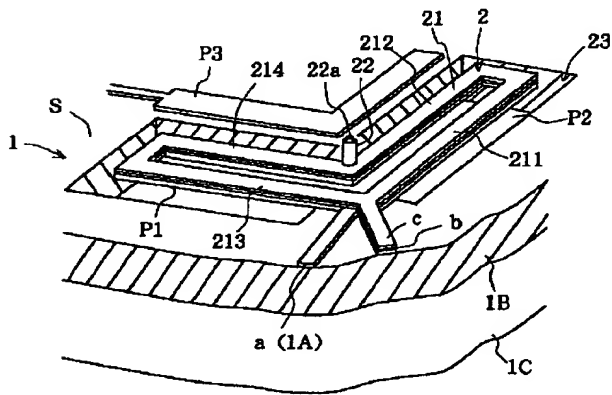
【図 7】



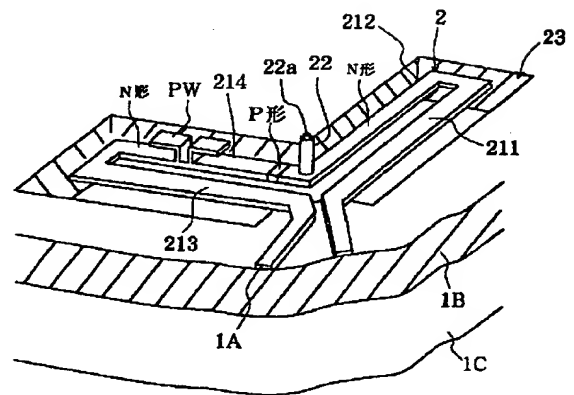
【図 5】



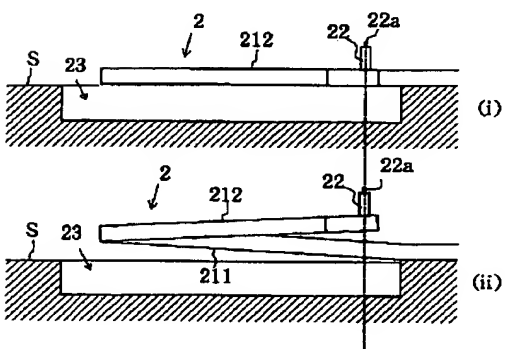
【図 9】



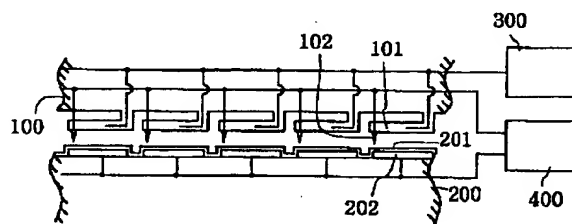
【図 10】



【図 11】



【図 13】



【圖 1 2】

